

Schaltungssimulation in PSPICE

Aufbau der Netlist:

* Schematics Netlist *

```
C_C1 $N_0001 0 1
R_R1 $N_0002 $N_0001 1
V_V1 $N_0002 0 DC 0 AC 1 PULSE 0 1 1 0 0 100 150
```

„Art des Bauteils” „Bezeichnung” „Knoten” „Parameter”

Analysearten:

Arbeitspunktanalyse(Biaspoint-Detail):

- Ruheverhalten der Schaltung wird analysiert
- Ermittlung der Startwerte der Schaltung

Simulation des Frequenzgangs (AC-Analyse):

- Analyse für verschiedene Frequenzen
- PSPICE verwendet Kleinsignalersatzschaltung um den ermittelten Arbeitspunkt linearisiert
- Eintrag AC der Quelle wird verwendet
- Total Pts., Start Freq., End Freq.

Simulation als Funktion von Parametern (DC-Sweep):

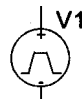
- Bezeichnung der Komponente die variiert werden soll wird angegeben
- Bereich wird angegeben
- Auflösung 1/100 des Bereichs
- Verschachtelung möglich (Aufwand a*b)
- Start Value, End Value, Increment

Transientenanalyse:

- zeitliches Verhalten der Schaltung wird simuliert
- Es wird der Eintrag IC der energiespeichernden Bauelementen und die Werte aus der Arbeitspunktbestimmung verwendet
- Zeitschritte automatisch bestimmt, mit *step ceiling* können sie begrenzt werden
- Print Step, Final Time, Step Ceiling

Bauelemente und Parameter:

VPulse:



- Gleichspannungsamplitude DC=
- Wechselspannungsamplitude AC=
- Anfangsspannung V1=
- Spannung des Impulses V2=
- Zeitdauer bis Impuls TD=
- Anstiegszeit TR=
- Abfallzeit TF=
- Pulsdauer PW=
- Periodendauer PER=

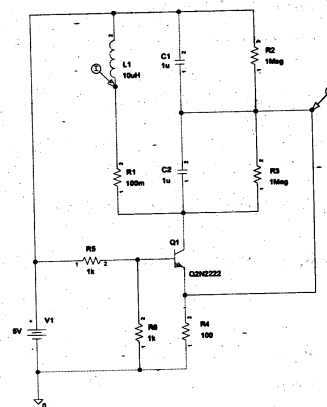
Simulation der Impulsantwort:

Statt einen Dirac-Impuls an den Eingang der Schaltung anzulegen, kann man auch das System mit dem Einheitssprung anregen und die Sprungantwort s(t) danach differenzieren um die Impulsantwort h(t) zu erhalten. (System ist linear!)

$$H(j\omega) = \int_{-\infty}^{+\infty} h(t) \cdot e^{-j\omega t} dt; \quad h(t) = \frac{ds(t)}{dt}$$

Simulation eines Colpitts-Oszillators:

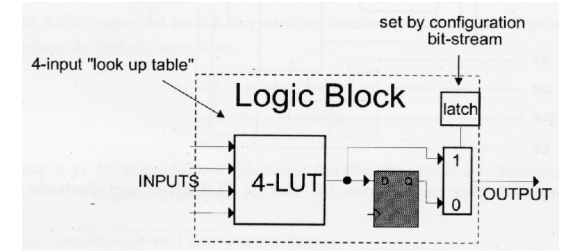
$$\sin(\omega_1 t) \cdot \sin(\omega_2 t) = \sin((\omega_1 + \omega_2)t) + \sin((\omega_1 - \omega_2)t)$$



Digitaltechnik – FPGA/Moore-Automat

Begriffe:

- FPGA: Field Programmable Gate Array
- CLB: Configurable Logic Blocks
- LUT: Look UP Table



PSM: Programmable Switch Matrices

Synchrone Schaltung:

Vorteil:

- Signale ändern sich alle zum gleichen Zeitpunkt

Asynchrone Eingänge:

- muss einsynchronisiert werden

Synchrones Reset:

- Zurücksetzen erst bei nächster aktiven Taktflanke
- dadurch beim nächsten Takt alle Signale wieder stabil
- bis zum nächsten Takt muss das Reset-Signal anliegen

Asynchrones Reset:

- Schaltung wird sofort zurückgesetzt
- Restet kurz vor Taktflanke --> nur einige FlipFlops werden zurückgesetzt

Entwurfsprozess:

1. Eingabe des Entwurfs
2. Synthese
3. Implementierung

- *.ucf-Datei (Pin-Belegung)
- NET "<Anschlußname>" LOC="<Pinname>";
- 4. Erzeugung der Konfigurationsdatei (Bit-Code)
- 5. Übertragung der Konfigurationsdatei in FPGA

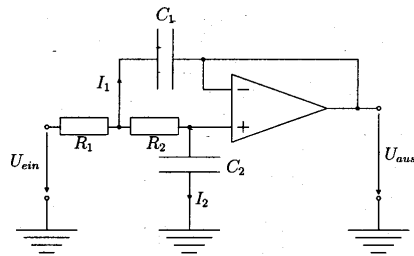
Eingabemöglichkeiten:
Schaltplan, Zustandsmaschine, VHDL

Operationsverstärker

Idealer Operationsverstärker:

- Spannungsverstärkung: $V \rightarrow \infty$
- Gleichtaktunterdrückung: $CMRR \rightarrow \infty$
- Versorgungsspannungsunterdrückung: $PSRR \rightarrow \infty$
- Offset: $V_{offset} \rightarrow 0$
- Einhaitbandsbreite: $BW_{unity} \rightarrow \infty$

Aktiver Tiefpass 2. Ordnung:



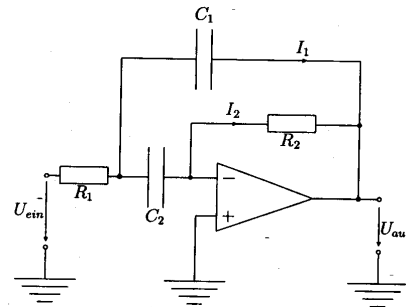
$$H(s) = \frac{U_{aus}(s)}{U_{ein}(s)} = \frac{1}{s^2 + s \cdot \frac{R_1 + R_2}{R_1 R_2 C_1} + \frac{1}{R_1 R_2 C_1 C_2}}$$

Aktiver Hochpass 2. Ordnung:

- entsprechende Widerstände und Kondensatoren vom Tiefpass austauschen

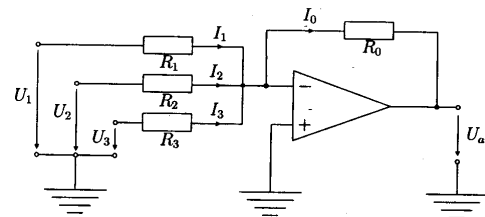
$$H(s) = \frac{s^2}{s^2 + s \cdot \frac{1}{R_2} \left(\frac{1}{C_1} + \frac{1}{C_2} \right) + \frac{1}{R_1 R_2 C_1 C_2}}$$

Aktiver Bandpass 2. Ordnung:



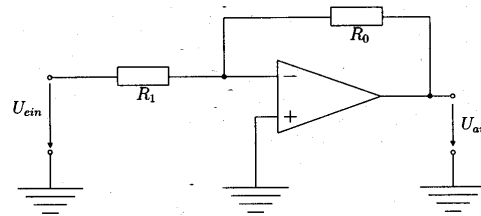
$$H(s) = \frac{-s \cdot \frac{1}{R_1 C_1}}{s^2 + s \cdot \frac{1}{R_2} \left(\frac{1}{C_1} + \frac{1}{C_2} \right) + \frac{1}{R_1 R_2 C_1 C_2}}$$

Addierer:



$$U_{aus} = -R_0 \left(\frac{U_1}{R_1} + \frac{U_2}{R_2} + \frac{U_3}{R_3} \right)$$

Invertierender Verstärker:



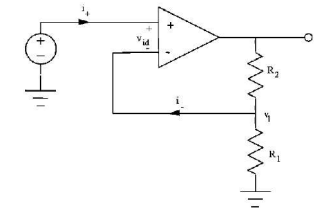
$$A_V = -\frac{R_2}{R_1} \cdot \frac{A \cdot \beta}{1 + A \cdot \beta} \quad (\text{ideal}) \rightarrow -\frac{R_2}{R_1}$$

$$R_{IN} = R_1 + R_{ID} \parallel \frac{R_2}{1 + A} \approx R_1 \quad (\text{ideal}) \rightarrow R_1$$

$$R_{OUT} = \frac{R_o}{1 + A \beta} \approx \frac{R_o}{A \beta} \quad (\text{ideal}) \rightarrow 0$$

$$U_{aus} = -\frac{R_0}{R_1} \cdot U_{ein}$$

Nichtinvertierender Verstärker:



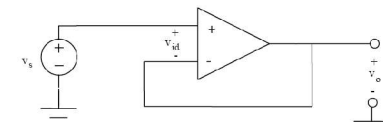
$$v_o = \frac{R_1 + R_2}{R_1} \cdot v_{in}$$

$$A_V = \frac{A}{1 + \frac{A \cdot \beta}{\text{open-loop gain}}} \quad (\text{ideal}) \rightarrow 1 + \frac{R_2}{R_1} = \frac{1}{\beta}$$

$$R_{IN} = R_{ID} (1 + A \beta) \approx R_{ID} A \beta \quad (\text{ideal}) \rightarrow \infty$$

$$R_{OUT} = \frac{R_o}{1 + A \beta} \approx \frac{R_o}{A \beta} \quad (\text{ideal}) \rightarrow 0$$

Spannungsfolger (Unity-Gain Buffer):



$$A_V = 1; \quad R_{IN} = \infty; \quad R_{OUT} = 0$$

Frequenzgangberechnung:

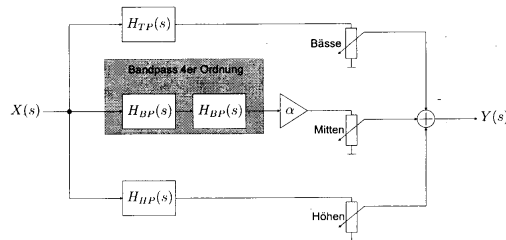
3-dB-Eckfrequenz: $\left| \frac{U_{aus}}{U_{ein}} \right| = \frac{1}{\sqrt{2}}$

Mittelfrequenz: $f_0 = \sqrt{f_{ober, -3dB} \cdot f_{unter, -3dB}}$

relativer Fehler: $f = \frac{\text{gem.} - \text{ref.}}{\text{ref.}}$

Güte eines Bandpasses: $Q = \frac{f_0}{f_{\text{ober, -3 dB}} - f_{\text{unter, -3 dB}}}$

Blockschaltbild des Equalizers:



Differenzverstärker

Gleichtaktunterdrückung:

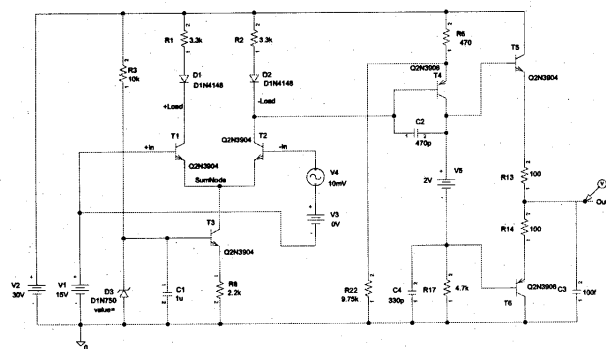
$$A_{CMRR} = \frac{V_{Out}(U_2) - V_{Out}(U_1)}{U_2 - U_1}$$

$$CMRR = 20 \cdot \log \left| \frac{A_{Mittel}}{A_{CMRR}} \right|$$

Versorgungsspannungunterdrückung(PSRR):

$$A_{PSRR} = \frac{V_{Out}(U_2) - V_{Out}(U_1)}{U_2 - U_1}$$

$$PSRR = 20 \cdot \log \left| \frac{A_{Mittel}}{A_{PSRR}} \right|$$



RF-Empfänger

Modulationsarten:

Amplitudenmodulation:

$$U_{HF} = A_c [1 + a m_n(t)] \cos(2\pi f_{ct})$$

- Wenn die Konstante 1 nicht vorhanden wäre, wäre die Spannung des modulierten Signals teilweise kleiner 0.
- > schwer zu demodulieren
- Signal entspricht Hüllkurve
- einfacher Aufbau des Empfängers

Phasenmodulation:

$$U_{HF} = A_c \cos(2\pi f_c t + k_p m(t))$$

- Im Empfänger wird die Phase des Signals mit der Phase eines lose gekoppelten Referenzoszillators verglichen.
- Oszillator muss nachgezogen werden m(t), Integrator notwendig

Frequenzmodulation:

$$U_{HF} = A_c \cos\left(2\pi f_c t + 2\pi k_f \int_{-\infty}^t m(\tau) d\tau\right)$$

- Signal wird schon im Sender integriert
- sehr störsicher

Empfänger für AM-Signale:

- Resonanzkreis
- Impedanzwandlerstufe
- HF-Versärkerstufe
- Demodulator
- NF-Verstärkerstufe

Zeitkonstante eines RC-Glieds:

$$\tau = RC$$

DC-Analyse (Großsignalanalyse):

1. ersetzen der großen C mit Leerläufen, der großen L

mit Kurzschlüssen

2. Berechnung des Arbeitspunktes im Großsignalmodell:

- Thévenin Transformation des Eingangs
- I über Eingangsmasche berechnen
- V über Ausgangsmasche berechnen

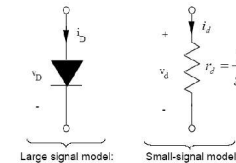
AC-Analyse (Kleinsignalanalyse):

1. - große C kurzschließen
- große L auftrennen
- DC-Spannungsquellen kurzschließen auf GND
- DC-Stromquellen heraustrennen
2. - Transistoren durch Kleinsignalmodell ersetzen
- Berechnen der Kleinsignalparameter
3. Analyse der Kleinsignaleigenschaften der Schaltung

Ersatzschaltbilder:

Diode:

Bedingung: $v_d \ll 2 \cdot V_{T20^\circ} = 0,05 V$

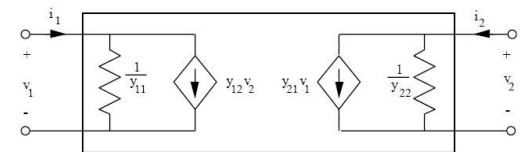


$$i_D = I_S \cdot \left(e^{\frac{v_D}{V_T}} - 1 \right); \quad i_d = g_d \cdot v_d$$

$$i_D = I_D + i_d$$

$$g_d = \frac{I_S}{V_T} \cdot e^{\frac{V_D}{V_T}} = \frac{I_D + I_S}{V_T} \approx \frac{40}{V} \cdot I_D$$

Y-Parameter Schaltbild:



$$i_1 = y_{11} \cdot v_1 + y_{12} \cdot v_2; \quad i_2 = y_{21} \cdot v_1 + y_{22} \cdot v_2$$

BJT-Transistor:

Kleinsignalvoraussetzung: $|v_{be}| \leq 0,005 V$

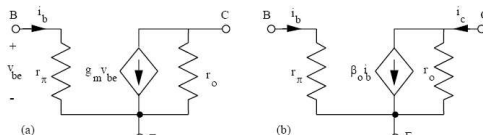
$$g_m v_{be} = \beta_0 \cdot i_b; \quad \beta_0 = g_m \cdot r_\pi \quad \alpha_0 = \frac{\beta_0}{1 + \beta_0}$$

$$y_{11} = \frac{1}{r_\pi} = \frac{i_b}{v_{be}} \Big|_{v_{ce}=0} = \frac{di_B}{dv_{BE}} \Big|_{Q} = \frac{I_C}{\beta_0 \cdot V_T}$$

$$y_{12} = \frac{i_b}{v_{ce}} \Big|_{v_{be}=0} = \frac{di_B}{dv_{CE}} \Big|_{Q} = 0$$

$$y_{21} = g_m = \frac{i_c}{v_{be}} \Big|_{v_{ce}=0} = \frac{di_C}{dv_{BE}} \Big|_{Q} = \frac{I_C}{V_T}$$

$$y_{22} = \frac{1}{r_0} = \frac{i_c}{v_{ce}} \Big|_{v_{be}=0} = \frac{di_C}{dv_{CE}} \Big|_{Q} = \frac{I_C}{V_A + V_{CE}}$$



$$g_m v_{be} = g_m r_\pi i_b = \beta_0 i_b$$

MOSFET-Transistor:

Kleisig.-Voraussetzung: $|v_{gs}| \leq 0,2 \cdot (V_{GS} - V_{TN})$

$$g_m = K_n \cdot (V_{GS} - V_{TN}) \underbrace{(1 + \lambda V_{DS})}_{\lambda V_{DS} \ll 1 \Rightarrow 1}$$

$$g_m = \sqrt{2 \cdot K_n \cdot I_{DS} (1 + \lambda V_{DS})}, \quad g_m = \frac{2 \cdot I_{DS}}{V_{GS} - V_{TN}}$$

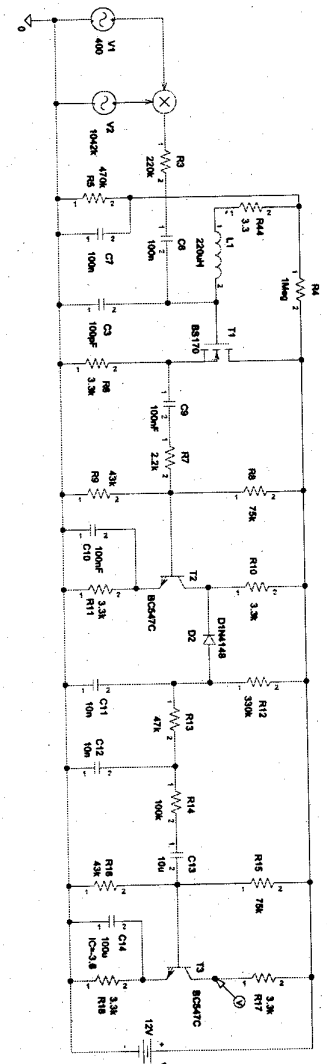
$$y_{11} = \frac{1}{r_\pi} = \frac{i_g}{v_{gs}} \Big|_{v_{ds}=0} = \frac{di_G}{dv_{GS}} \Big|_{Q} = 0$$

$$y_{12} = \frac{i_g}{v_{ds}} \Big|_{v_{gs}=0} = \frac{di_G}{dv_{GS}} \Big|_{Q} = 0$$

$$y_{21} = g_m = \frac{i_d}{v_{gs}} \Big|_{v_{ds}=0} = \frac{di_D}{dv_{GS}} \Big|_{Q} = \frac{2 \cdot I_D}{V_{GS} - V_{TN}}$$

$$y_{22} = \frac{1}{r_0} = \frac{i_d}{v_{ds}} \Big|_{v_{gs}=0} = \frac{di_D}{dv_{DS}} \Big|_{Q} = \frac{\lambda \cdot I_D}{1 + \lambda \cdot V_{DS}}$$

Empfänger für AM-Signale (Schaltbild):



Kondensatorenbeschriftung:

$10 \cdot (1. \text{Stelle}) + 1 \cdot (2. \text{Stelle}) + 10^{(3. \text{Stelle})}$

Anstiegszeiten

Anstiegszeit eines Logikgatters:

$$t_{\text{Anstieg, Gatter}} = \sqrt{t_{\text{Anstieg, Messung}}^2 - t_{\text{Anstieg, Quelle}}^2}$$

$$V_{10\%} = V_{\text{low}} + 0,1 \cdot (V_{\text{high}} - V_{\text{low}})$$

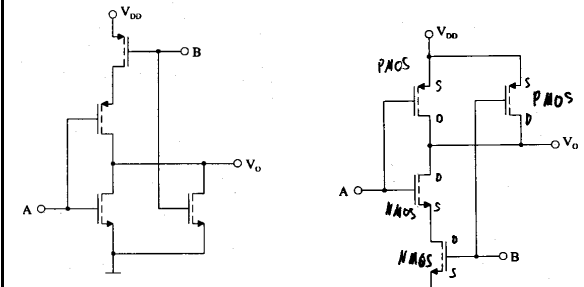
$$V_{90\%} = V_{\text{low}} + 0,9 \cdot (V_{\text{high}} - V_{\text{low}})$$

Ausbreitungsverzögerung:

Mittlere Verzögerung zwischen dem Erreichen des 50% -Pegels des anregenden Signals und am Ausgang des untersuchten Gatters bei steigender und fallender Flanke.

$$t_{\text{prop}} = \frac{t_{\text{prop, rise}} + t_{\text{prop, fall}}}{2}$$

NOR/NAND-Gatter mit zwei Eingängen:



NAND-Gatter mit drei Eingängen:

